

日本国特許庁  
JAPAN PATENT OFFICE

Y. ONO et Al.  
3/7/02  
Q68832  
10A  
Jc978 U.S. PTO  
10/091531  
03/07/02

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:

2001年 3月16日

出願番号

Application Number:

特願2001-076016

出願人

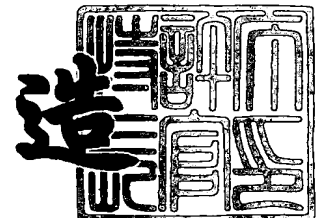
Applicant(s):

日本電気株式会社

2001年12月21日

特許庁長官  
Commissioner,  
Japan Patent Office

及川耕造



出証番号 出証特2001-3110237

【書類名】 特許願

【整理番号】 74112430

【提出日】 平成13年 3月16日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 21/3065

【発明者】

    【住所又は居所】 東京都港区芝五丁目7番1号 日本電気株式会社内

    【氏名】 小野 泰弘

【発明者】

    【住所又は居所】 東京都港区芝五丁目7番1号 日本電気株式会社内

    【氏名】 篠原 壮太

【特許出願人】

    【識別番号】 000004237

    【氏名又は名称】 日本電気株式会社

【代理人】

    【識別番号】 100088328

    【弁理士】

    【氏名又は名称】 金田 暢之

    【電話番号】 03-3585-1882

【選任した代理人】

    【識別番号】 100106297

    【弁理士】

    【氏名又は名称】 伊藤 克博

【選任した代理人】

    【識別番号】 100106138

    【弁理士】

    【氏名又は名称】 石橋 政幸

【手数料の表示】

    【予納台帳番号】 089681

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9710078

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置の製造方法

【特許請求の範囲】

【請求項 1】 Ru または Ru 酸化物を含む半導体装置の製造方法において

O<sub>2</sub> または O<sub>3</sub> を含むガスと N<sub>2</sub> を含むガスとの混合ガスであり、N<sub>2</sub> の組成比が 50% 以上であるアッシングガスを用い、前記 Ru または Ru 酸化物の上方の感光材料をアッシングする工程を含むことを特徴とする半導体装置の製造方法。

【請求項 2】 前記アッシング工程は、前記 Ru または Ru 酸化物が形成されている基板を 200℃ 以上に加熱して行われる請求項 1 に記載の半導体装置の製造方法。

【請求項 3】 前記アッシング工程は、前記感光材料をマスクとして、前記 Ru または Ru 酸化物上の層間絶縁膜をエッチングした後に行われる、請求項 1 または 2 に記載の半導体装置の製造方法。

【請求項 4】 前記アッシング工程は、前記感光材料をマスクとして、前記 Ru または Ru 酸化物をエッチングした後に行われる、請求項 1 または 2 に記載の半導体装置の製造方法。

【請求項 5】 基板上に Ru または Ru 酸化物の膜を形成する工程と、  
前記 Ru または Ru 酸化物の膜上に、層間絶縁膜を形成する工程と、  
前記層間絶縁膜上に感光材料を塗布し、パターニングする工程と、  
パターニングされた前記感光材料をマスクとして、前記層間絶縁膜をエッチングする工程と、

O<sub>2</sub> または O<sub>3</sub> を含むガスと N<sub>2</sub> を含むガスとの混合ガスであり、N<sub>2</sub> 組成比が 50% 以上であるアッシングガスを用いて、前記感光材料をアッシングする工程を含む、半導体装置の製造方法。

【請求項 6】 前記アッシング工程は、前記基板を 200℃ 以上に加熱して行われる請求項 5 に記載の半導体装置の製造方法。

【請求項 7】 前記層間絶縁膜のエッチング工程において、前記 Ru または Ru 酸化物の膜を露出させるコンタクトホールを形成する請求項 5 または 6 に記

載の半導体装置の製造方法。

【請求項 8】 前記層間絶縁膜が  $\text{SiO}_2$  膜である請求項 5～7 のいずれか 1 項に記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体装置の製造方法に関し、特に、Ru または Ru 酸化物の膜上に形成されたフォトレジストを高選択比でアッシングできる半導体装置の製造方法に関する。

【0002】

【従来の技術】

近年、Ru や Ru 酸化物を含む半導体装置が活発に研究開発されている。特に、Ru や Ru 酸化物を電極として用い、 $\text{Pb}(\text{Zr}_x\text{Ti}_{1-x})\text{O}_3$ 、 $(\text{Ba}_x\text{Sr}_{1-x})\text{TiO}_3$ 、 $\text{Ta}_2\text{O}_5$  等の誘電体をこれらの電極と組み合わせて形成された容量が、FeRAM（強誘電体メモリ）や DRAM の一部として使用されている。Ru および Ru 酸化物は、反応性エッチングによって高異方性形状に加工することが可能であるので、電極として Ru や Ru 酸化物を用いることによって、容量を微細化することが可能になる。このような半導体装置の製造には、Ru または Ru 酸化物の膜の上方の感光材料（フォトレジスト）をアッシングする必要がある。

【0003】

図 4 は、従来の、コンタクトエッチング工程後にアッシング工程を行う、Ru 膜を有する半導体装置の製造方法の一例の要部の工程断面図である。

【0004】

まず、図 4（a）に示すように、Si 基板 101 上に、Ru 膜 102 と  $\text{SiO}_2$  層 104 とを形成する。次に、図 4（b）に示すように、 $\text{SiO}_2$  膜 104 上に感光材料（フォトレジスト）を塗布し、露光装置を用いてパターニングし、レジストパターン 103 を形成する。そして、図 4（c）に示すように、例えば  $\text{CF}_4$  を用いたドライエッチング法により、 $\text{SiO}_2$  層 104 にコンタクトホール 10

6を形成する。この後、図4(d)に示すように、 $O_2$ を用いたプラズマアッシングにより、レジストパターン103を灰化(アッシング)する。このとき、レジストを灰化するのに伴い、Ru膜102も徐々に侵食されていく。これは、Ruが $O_2$ と反応して揮発性の $RuO_3$ 、 $RuO_4$ が形成されるからである。このため、完全にレジストパターン103が除去されたときには、Ru膜102が大きく侵食され、場合によっては図4(e)に示すように、コンタクトホール106の部分ではRu膜102が完全に消失する。

## 【0005】

この従来例においては、コンタクトエッチング後にアッシング工程を行う例について述べたが、実際の半導体装置の製造方法においては、このようにRu膜102が露出するアッシング工程が複数回に及ぶ場合もある。従って、仮に、1回のアッシング工程のみではRu膜102が完全に消失しなかったとしても、複数回のアッシング工程後には完全に消失してしまう可能性がある。

## 【0006】

そこで、特開2000-223671号公報において、Ru膜102の上にPt膜105を形成して、レジストパターン103のアッシング時にRu膜102が侵食され消失することを防ぐ方法が提案されている。

## 【0007】

図5は、この方法を説明する工程断面図である。まず、図5(a)に示すように、Si基板101上にRu膜102を形成する。次に、図5(b)に示すように、Ru膜102上にPt膜105を形成し、さらに図5(c)に示すように、 $SiO_2$ 層104を形成する。次に、図5(d)に示すように、 $SiO_2$ 層104上に感光材料を塗布し、露光装置を用いてパターニングし、レジストパターン103を形成する。図5(e)に示すように、例えば $CF_4$ を用いたドライエッチング法等により、コンタクトホール106を形成する。その後、図5(f)に示すように、 $O_2$ を用いたプラズマアッシングにより、レジストパターン103を灰化する。この場合、Pt膜105によってRu膜102は覆われているため、レジストを灰化しても、Ru膜102は侵食されず、図5(g)に示すように、レジストが完全に除去された後でもRu膜102は全く侵食されない。

## 【0008】

## 【発明が解決しようとする課題】

前記した通り、従来の半導体装置の製造方法では、Ru膜102がアッシング時に侵食されるおそれがあり、これを防止するためには、Pt膜105をRu膜102上に形成して、アッシングによるRuの侵食あるいは消失を防ぐ必要がある。しかし、この場合、Ru膜102上にPt膜105を形成する工程が必要であり製造工程が煩雑になることと、Ptが高価であり製造コストが上昇することから、RuまたはRu酸化物を含む半導体装置の製造に関して、十分な生産性が得られないという問題がある。また、Ru膜102の上に直接誘電体層を形成する必要がある場合、前記したようにRu膜102上にPt膜105を形成する方法は不可能である。

## 【0009】

そこで本発明の目的は、RuまたはRu酸化物の上の感光材料のアッシングにおいて、RuおよびRu酸化物に対して、高選択比のアッシングを容易に実現することができ、高い生産性のもとで半導体装置を製造することができる半導体の製造方法を提供することにある。

## 【0010】

## 【課題を解決するための手段】

本発明の特徴は、RuまたはRu酸化物を含む半導体装置の製造方法において、 $O_2$ または $O_3$ を含むガスと $N_2$ を含むガスとの混合ガスであり、 $N_2$ の組成比が50%以上であるアッシングガスを用い、RuまたはRu酸化物の上方の感光材料をアッシングする工程を含むところにある。

## 【0011】

アッシング工程は、RuまたはRu酸化物が形成されている基板を200℃以上に加熱して行われることが好ましい。

## 【0012】

アッシング工程は、感光材料をマスクとして、RuまたはRu酸化物上の層間絶縁膜をエッチングした後に行われてもよい。または、アッシング工程は、感光材料をマスクとして、RuまたはRu酸化物をエッチングした後に行われてもよ

い。

【0013】

また、本発明のもう一つの特徴は、基板上にRuまたはRu酸化物の膜を形成する工程と、RuまたはRu酸化物の膜上に、層間絶縁膜を形成する工程と、層間絶縁膜上に感光材料を塗布し、パターニングする工程と、パターニングされた感光材料をマスクとして、層間絶縁膜をエッチングする工程と、 $O_2$ または $O_3$ を含むガスと $N_2$ を含むガスとの混合ガスであり、 $N_2$ の組成比が50%以上であるアッシングガスを用いて、感光材料をアッシングする工程とを含むところにある。

【0014】

層間絶縁膜のエッチング工程において、RuまたはRu酸化物の膜を露出させるコンタクトホールを形成してもよい。

【0015】

層間絶縁膜が $SiO_2$ 膜であってもよい。

【0016】

このような方法によると、選択比およびアッシングレートが高く、効率よく感光材料をアッシングできるとともに、RuまたはRu酸化物を部分的に消失してしまうことが防げる。

【0017】

その理由について説明する。Ruは、 $O_2$ プラズマによりエッチングされる。これは、Ruが酸化されて $RuO_3$ あるいは $RuO_4$ となって揮発するからである。したがって、 $O_2$ を用いて感光材料のアッシングを行う際に、Ruが侵食あるいは消失するおそれがある。そこで本発明では、 $O_2$ に $N_2$ を多量添加した混合ガスプラズマにすることにより、Ruとプラズマ中の酸素ラジカルとの衝突確率を下げ、Ruのエッチングレートを下げることができる。この時、レジストのアッシングレートも多少減少するが、その度合いはRuのエッチングレートと比べて小さくすることができる。これによりRuに対する選択比を向上させたアッシングが可能になる。

【0018】



## 【発明の実施の形態】

以下、本発明の実施の形態について図面を参照して説明する。

## 【0019】

図1(a)～図1(e)に、本発明の半導体装置の製造方法の要部の工程断面図を示している。この工程について順番に説明する。

## 【0020】

まず、図1(a)に示すように、Si基板1上にRu膜2を形成し、続いてSiO<sub>2</sub>層(層間絶縁膜)4を形成する。次に、図1(b)に示すように、SiO<sub>2</sub>膜4上に感光材料(フォトレジスト)を塗布し、露光装置を用いてパターンニングし、レジストパターン3を形成する。それから、図1(c)に示すように、レジストパターン3をマスクとしてドライエッチングを行い、SiO<sub>2</sub>層4を部分的にエッチングする。こうして、コンタクトホール6を形成する。このコンタクトホール6内にRu膜2が露出し、詳述しないが電極等として使用可能になる。

## 【0021】

次に、図1(d)に示すように、O<sub>2</sub>とN<sub>2</sub>の混合ガスでありN<sub>2</sub>の組成比が50%以上であるアッシングガスを用いてプラズマアッシングを行い、レジストを灰化していき、図1(e)に示すようにレジストパターン3を完全に剥離する。

## 【0022】

## 【実施例】

図1(a)～図1(e)に示す本発明の半導体装置の製造方法について、具体的な実施例についてより詳細に説明する。

## 【0023】

まず、図1(a)に示すように、Si基板1上に、厚さ100nmのRu膜2を形成し、さらにその上に、厚さ500nmのSiO<sub>2</sub>層(層間絶縁膜)4を形成する。次に、図1(b)に示すように、SiO<sub>2</sub>膜4上に感光材料(フォトレジスト)を塗布した後、露光装置を用い感光性を利用してパターンニングし、厚さ1000nmのレジストパターン3を形成する。それから、図1(c)に示すように、レジストパターン3をマスクとして、例えばCF<sub>4</sub>を用いたドライエッチング法によりSiO<sub>2</sub>層4を部分的にエッチングする。こうして、コンタクトホ

ール6を形成する。このコンタクトホール6内にRu膜2が露出し、詳述しないが電極等として使用可能になる。なお、SiO<sub>2</sub>とRuとのエッチング選択比は20以上あるので、例えば、オーバーエッチング量を100%とすると、Ru層2は厚さ方向に25nm程度エッチングされ、Ru膜は厚さ75nm程度残存する。

## 【0024】

次に、図1(d)に示すように、レジストパターン3をプラズマアッシングにより除去する。本実施例におけるアッシング工程では、基板温度250℃、圧力360mTorrで、13.56MHzの高周波パワーを1000W印加した。アッシングガスは、O<sub>2</sub>が220sccm、N<sub>2</sub>が220sccmの混合ガスであり、N<sub>2</sub>の組成比は50%である。

## 【0025】

本発明において、このアッシング工程の条件、特に、アッシングガス組成および温度について検討を行った。図2は、容量結合型アッシング装置において、O<sub>2</sub>にN<sub>2</sub>を添加した混合ガスをアッシングガスとして用い、ガス総流量440sccm、基板温度250℃、圧力360mTorrで、13.56MHzの高周波パワーを1000W印加したときの、N<sub>2</sub>の組成比に対する、選択比（レジストのエッチングレート/Ruのエッチングレート）およびアッシングレートの特性を実験により求めた結果を示している。図2から判るように、選択比は、N<sub>2</sub>の組成比が50%のときに極大値となり、N<sub>2</sub>の組成比が50%のときの選択比は、N<sub>2</sub>の組成比が10%のときの2倍以上となっている。

## 【0026】

また、図2から判るように、N<sub>2</sub>の組成比の増加に従い、レジストのアッシングレートは減少する。N<sub>2</sub>の組成比が50%のときのレジストアッシングレートは、N<sub>2</sub>の組成比が10%のときの約0.7倍となっているが、N<sub>2</sub>の組成比が50%のときのレジストアッシングレートは、1600nm/min以上なので、生産性を著しく損なうおそれはない。

## 【0027】

また、この膜構造を持つ試料を用い、アッシング条件として、アッシングガス

を $O_2$ が400 sccm、 $N_2$ が40 sccm ( $N_2$ の組成比は約9%)の混合ガスとし、圧力360 mTorrで、13.56 MHzの高周波パワーを1000 W印加し、基板温度を150, 200, 250℃の3通りに変化させたときの、基板温度に対する選択比およびアッシングレートの特性を図3に示す。図3から判るように、基板温度を低下させると、選択比、レジストアッシングレートとも急激に減少する。基板温度200℃のときの選択比およびレジストアッシングレートは、基板温度250℃のときの約半分となり、さらに温度を低下させるとさらにアッシングレートは減少し、実用には適さなくなる。

## 【0028】

以上の結果より、本実施例では前記したように、アッシング工程の条件を、基板温度250℃、圧力360 mTorrで、13.56 MHzの高周波パワーを1000 W印加し、 $O_2$ を220 sccm、 $N_2$ を220 sccm ( $N_2$ の組成比50%)とした。この条件によると、レジスト/Ruの選択比は500程度である。これにより、アッシング時間を、1000 nmのレジストが除去される時間の10倍としたとしても、Ruは20 nmしか侵食されない。従って、Ruのアッシング前の膜厚は75 nmであったので、このアッシング工程が3回行われてもRu電極2は消失することなく残存する。

## 【0029】

仮に、 $N_2$ の組成比が10%のときには、同様なアッシング工程を2回行っただけでRu層2は完全に消失する。

## 【0030】

このように、図2, 3に示す実験結果等を考慮すると、 $N_2$ の組成比を50%以上とすることにより、選択比が高くなり、数回のアッシング工程によってもRu膜2が消失しにくい構成になることが判る。また、図2, 3から、選択比およびエッチングレートが低くなり過ぎないように、アッシング工程における基板温度を200℃以上にすることが好ましいことがわかる。

## 【0031】

なお、本実施例においては、Si基板1上にRu膜2を形成したが、その代わりにRu酸化物膜、例えば $RuO_2$ 膜を形成した構成においても、本発明の方法

により同様の効果が得られる。

【0032】

また、アッシングガスとして、 $O_2$ を含むガスと $N_2$ を含むガスとの混合ガスの代わりに、 $O_3$ （オゾン）を含むガスと $N_2$ を含むガスとの混合ガスを用いても、同様の効果が得られる。 $O_2$ 、 $O_3$ のうちの少なくとも1種類を含むガスと $N_2$ を含むガスとの混合ガスを用いればよい。

【0033】

また、本実施例においてはRu膜上の層間膜（ $SiO_2$ 膜）のコンタクトエッチング工程について述べたが、これはアッシング時にRuが露出する全ての工程、例えばレジストマスクを用いてRuをエッチングした後のアッシング工程等にも同様に適用でき、同様の効果が得られる。

【0034】

【発明の効果】

以上説明したように、本発明を用いれば、高選択比で、RuまたはRu酸化物の膜の上方の感光材料をアッシングすることができる。従って、RuまたはRu酸化物を含む半導体装置を、低コストで容易に製造することができる。また、感光材料のアッシング時に、RuまたはRu酸化物を部分的に消失してしまうことが防げる。

【図面の簡単な説明】

【図1】

本発明の半導体の製造方法の一実施例の工程断面図である。

【図2】

アッシング工程における、 $O_2$ ガスと $N_2$ ガスとの混合ガスの組成比に対する、選択比およびアッシングレートの特性を示すグラフである。

【図3】

アッシング工程における、基板温度に対する選択比およびアッシングレートの特性を示すグラフである。

【図4】

従来の半導体製造方法の第1の例の工程断面図である。

【図 5】

従来の半導体製造方法の第 2 の例の工程断面図である。

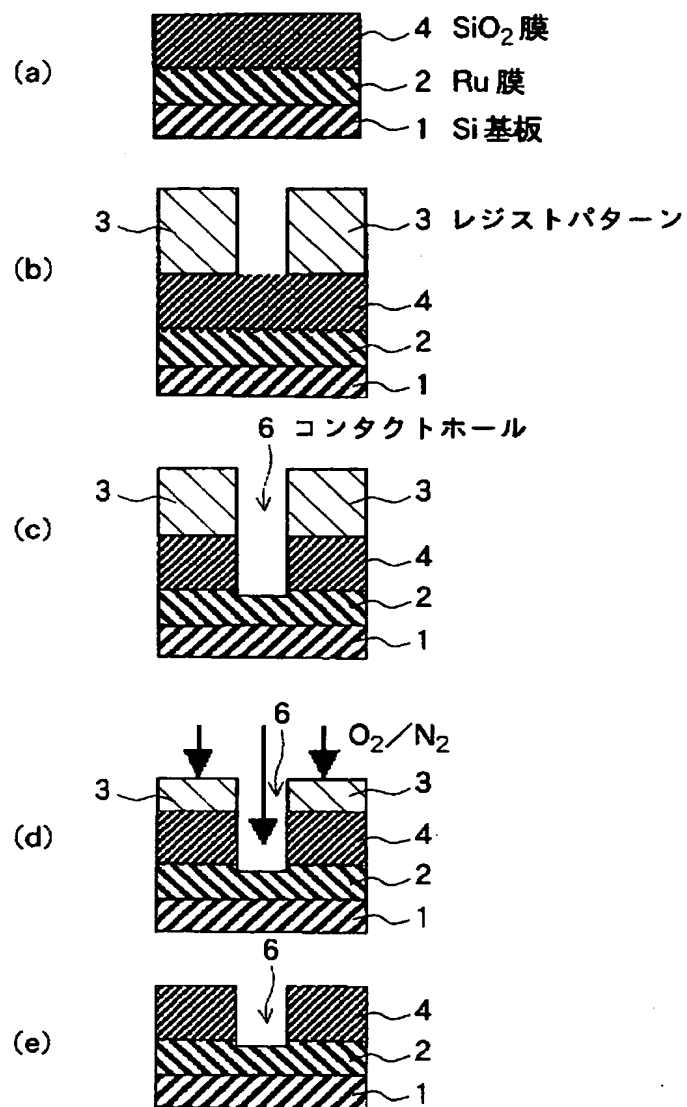
【符号の説明】

- 1        S i 基板
- 2        R u 膜
- 3        レジストパターン（感光材料）
- 4        S i O<sub>2</sub>層（層間絶縁膜）
- 6        コンタクトホール
- 1 0 1    S i 基板
- 1 0 2    R u 膜
- 1 0 3    レジストパターン
- 1 0 4    S i O<sub>2</sub>層
- 1 0 5    P t 膜
- 1 0 6    コンタクトホール

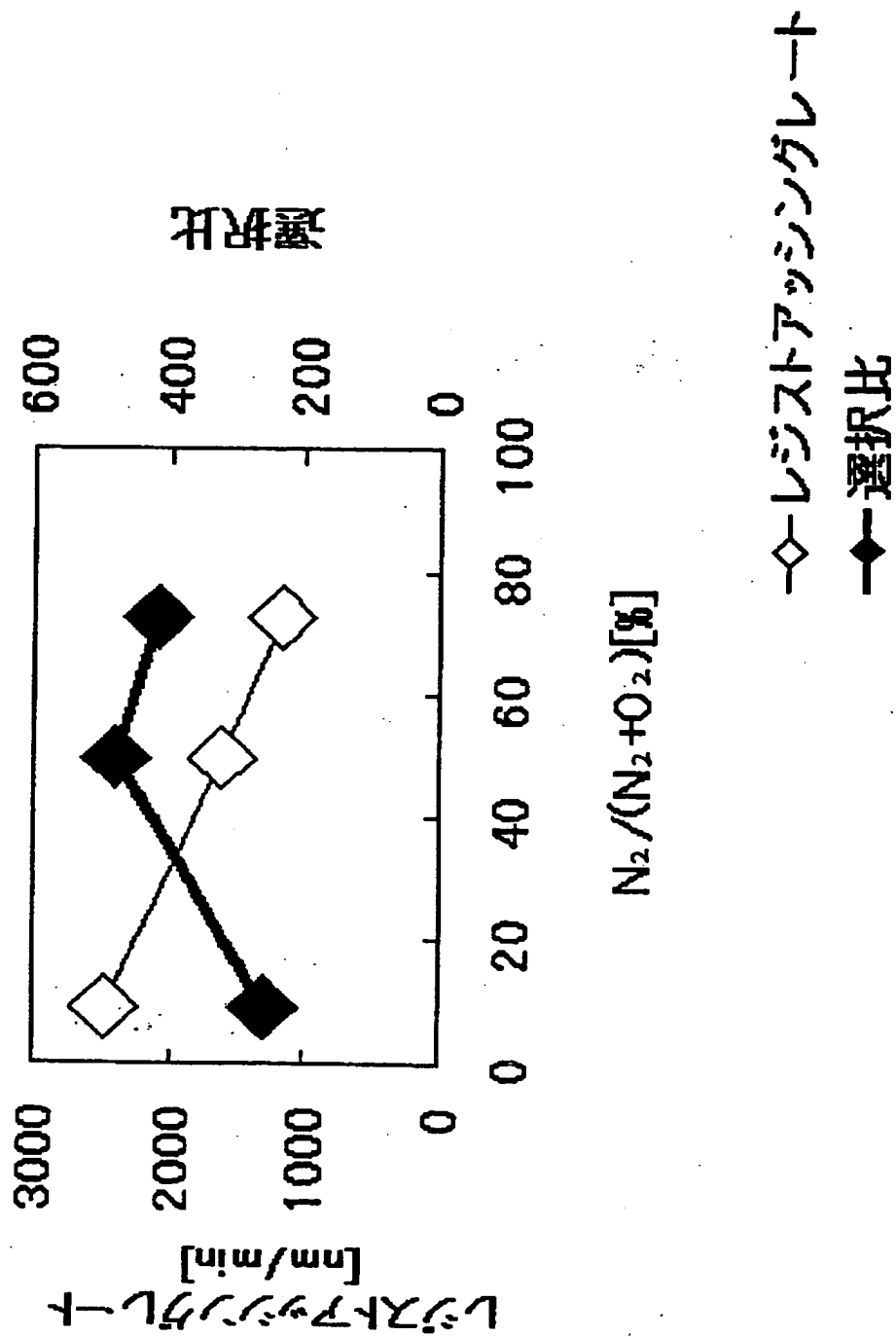
【書類名】

図面

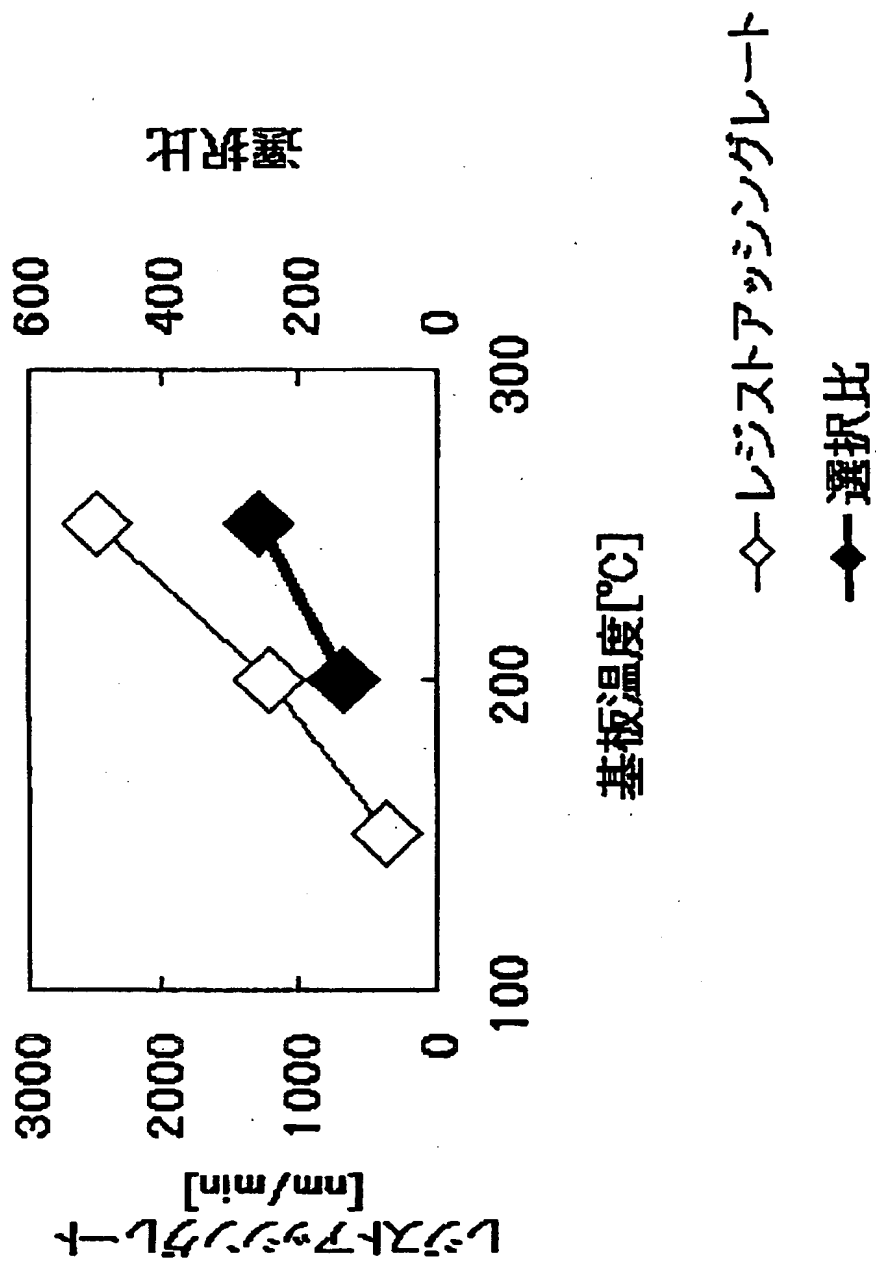
【図 1】



【図 2】

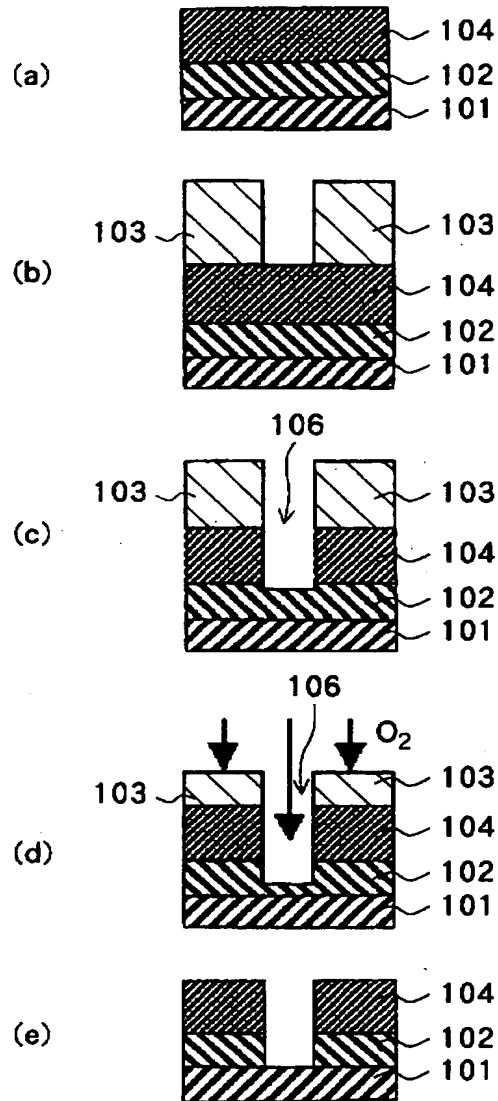


【図3】

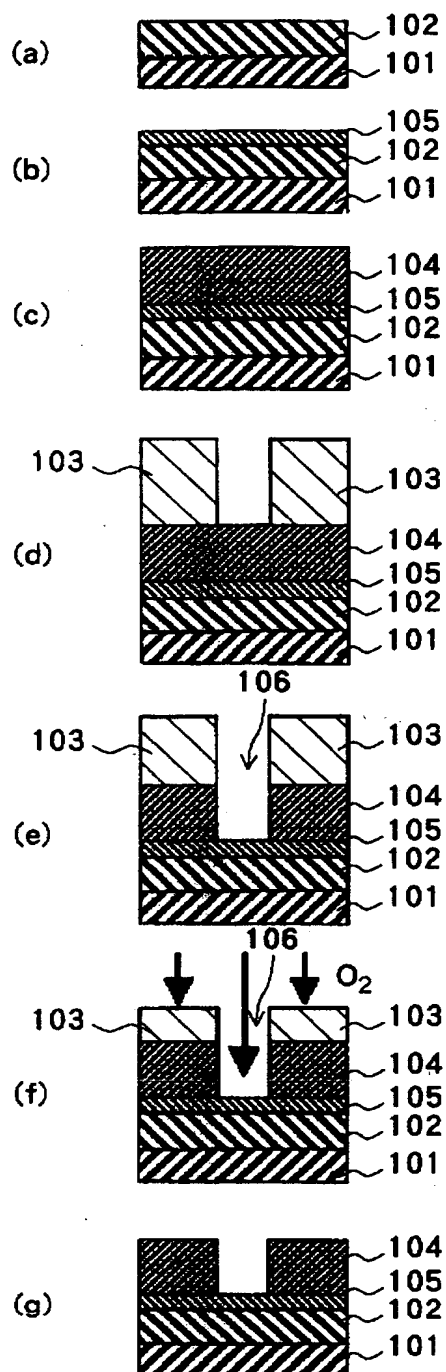




【図 4】



【図 5】



【書類名】 要約書

【要約】

【課題】 Ruに対する選択比を向上させた感光材料のアッシングを可能にするとともに、Ru膜の部分的な消失を防ぐ。

【解決手段】 Si基板1上に、Ru膜2、SiO<sub>2</sub>層4を形成する。SiO<sub>2</sub>膜4上に感光材料（フォトリソ）からなるレジストパターン3を形成する。レジストパターン3をマスクとして、SiO<sub>2</sub>層4を部分的にエッチングし、コンタクトホール6を形成する。コンタクトホール6内にRu膜2を露出させる。そして、O<sub>2</sub>とN<sub>2</sub>の混合ガスでありN<sub>2</sub>の組成比が50%以上であるアッシングガスを用い、基板温度を200℃以上にしてプラズマアッシングを行い、レジストパターン3を剥離する。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号 [000004237]

1. 変更年月日 1990年 8月29日  
[変更理由] 新規登録  
住 所 東京都港区芝五丁目7番1号  
氏 名 日本電気株式会社